

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-252359

(43)Date of publication of application : 14.09.2000

(51)Int.CI.

H01L 21/768

H01L 21/28

H01L 21/3065

(21)Application number : 11-055771

(71)Applicant : SONY CORP

(22)Date of filing : 03.03.1999

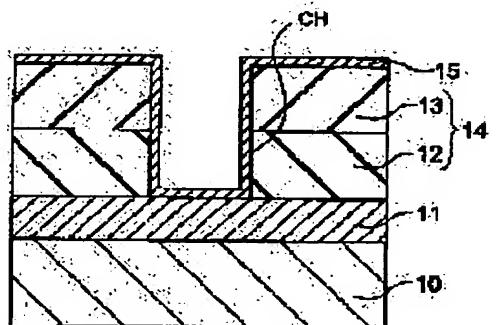
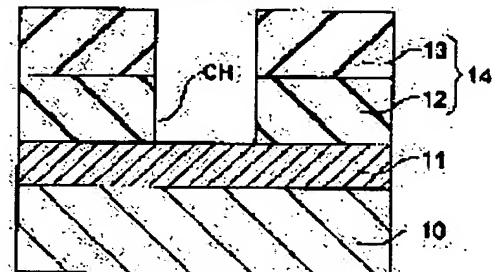
(72)Inventor : FUKAZAWA MASANAGA  
KADOMURA SHINGO

## (54) ETCHING METHOD FOR INSULATING FILM AND FORMATION METHOD FOR WIRING LAYER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method in which an insulating film including an organic dielectric film is etched and worked quickly without forming a damage layer and without lowering a throughput.

**SOLUTION:** An insulating film 14 which contains an organic dielectric film such as a laminated film by an organic dielectric film 12 such as a polyallylether film or the like and by a silicon oxide-based dielectric film is formed on a substrate 10. A mask layer R is patterned and formed on the upper layer of the insulating film. Then, when the organic dielectric film part 12 is etched and worked, it is etched by making use of the mask layer as an etching mask by using ions or radicals which contain an NH group and which are generated by a gas discharge in a mixed gas of hydrogen gas and nitrogen gas or in a mixed gas of ammonia gas. While a reaction product containing a CN group is produced, the insulating film 14 (12) is etched, and an opening or the like is formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-252359

(P2000-252359A)

(43)公開日 平成12年9月14日 (2000.9.14)

(51)Int.Cl.<sup>7</sup>  
H 01 L 21/768  
21/28  
21/3065

識別記号

F I  
H 01 L 21/90  
21/28  
21/302

テーマコード(参考)  
S 4 M 1 0 4  
M 5 F 0 0 4  
H 5 F 0 3 3  
F

審査請求 未請求 請求項の数12 O L (全 9 頁)

(21)出願番号

特願平11-55771

(22)出願日

平成11年3月3日 (1999.3.3)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 深沢 正永

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 門村 新吾

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100094053

弁理士 佐藤 隆久

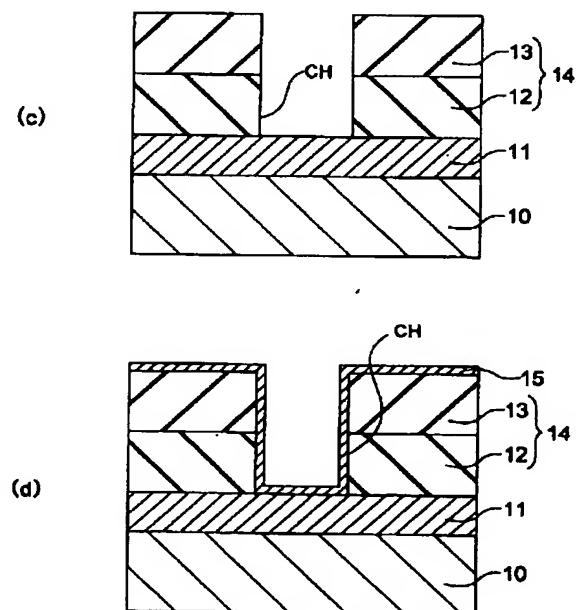
最終頁に続く

(54)【発明の名称】 絶縁膜のエッティング方法および配線層の形成方法

(57)【要約】

【課題】有機系誘電膜を含む絶縁膜に対してダメージ層の形成やスループットの低下をもたらさずに迅速にエッティング加工する方法を提供する。

【解決手段】基板10に、ポリアリールエーテル膜などの有機系誘電膜12と酸化シリコン系誘電膜13の積層膜など、有機系誘電膜を含む絶縁膜14を形成し、絶縁膜の上層にマスク層Rをバターン形成する。次に、有機系誘電膜部分12をエッティング加工するときに、水素ガスと窒素ガスの混合ガス中、あるいは、アンモニアガスの混合ガス中における気体放電などにより発生するNH基を含むイオンまたはラジカルにより、マスク層Rをエッティングマスクとしてエッティングして、CN基を含む反応生成物などを生成しながら、絶縁膜14(12)をエッティングし、開口部などを形成する。



## 【特許請求の範囲】

【請求項1】基板に有機系誘電膜を含む絶縁膜を形成する工程と、

前記絶縁膜の上層にマスク層をパターン形成する工程と、

前記マスク層をエッチングマスクとして、少なくともN H基を含むイオンまたはラジカルにより、前記絶縁膜をエッチング加工する工程とを有する絶縁膜のエッチング方法。

【請求項2】前記絶縁膜をエッチング加工する工程においては、少なくとも水素ガスと窒素ガスを含む混合ガス中における気体放電により、N H基を含むイオンまたはラジカルを発生させてエッチング加工する請求項1記載の絶縁膜のエッチング方法。

【請求項3】前記絶縁膜をエッチング加工する工程においては、少なくともアンモニアガスを含むガス中における気体放電により、N H基を含むイオンまたはラジカルを発生させてエッチング加工する請求項1記載の絶縁膜のエッチング方法。

【請求項4】前記絶縁膜をエッチング加工する工程においては、少なくともC N基を含む反応生成物を生成しながらエッチング加工する請求項1記載の絶縁膜のエッチング方法。

【請求項5】前記絶縁膜を形成する工程が、基板に前記有機系誘電膜を形成する工程と、前記有機系誘電膜の上層に酸化シリコン系誘電膜を形成する工程とを含み、前記絶縁膜をエッチング加工する工程においては、前記有機系誘電膜部分をエッチング加工するときに、少なくともN H基を含むイオンまたはラジカルによりエッチング加工する請求項1記載の絶縁膜のエッチング方法。

【請求項6】前記有機系誘電膜として、ポリアリールエーテル膜を形成する請求項1記載の絶縁膜のエッチング方法。

【請求項7】基板に第1配線層を形成する工程と、前記第1配線層の上層に有機系誘電膜を含む絶縁膜を形成する工程と、前記絶縁膜の上層にマスク層をパターン形成する工程と、前記マスク層をエッチングマスクとして、少なくともN H基を含むイオンまたはラジカルによりエッチングして、前記絶縁膜を貫通して第1配線層に達する開口部を形成する工程と、

前記第1配線層に接続するように前記開口部内を導電体で埋め込み、第2配線層を形成する工程とを有する配線層の形成方法。

【請求項8】前記開口部を形成する工程においては、少なくとも水素ガスと窒素ガスを含む混合ガス中における気体放電により、N H基を含むイオンまたはラジカルを発生させてエッチングする請求項7記載の配線層の形成方法。

【請求項9】前記開口部を形成する工程においては、少

なくともアンモニアガスを含むガス中における気体放電により、N H基を含むイオンまたはラジカルを発生させてエッチングする請求項7記載の配線層の形成方法。

【請求項10】前記開口部を形成する工程においては、少なくともC N基を含む反応生成物を生成しながらエッチングする請求項7記載の配線層の形成方法。

【請求項11】前記絶縁膜を形成する工程が、基板に前記有機系誘電膜を形成する工程と、前記有機系誘電膜の上層に酸化シリコン系誘電膜を形成する工程とを含み、

前記開口部を形成する工程においては、前記有機系誘電膜部分をエッチングするときに、少なくともN H基を含むイオンまたはラジカルによりエッチングする請求項7記載の配線層の形成方法。

【請求項12】前記有機系誘電膜として、ポリアリールエーテル膜を形成する請求項7記載の配線層の形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は絶縁膜のエッチング方法および配線層の形成方法に関し、特に低誘電率の有機系誘電膜を含む絶縁膜のエッチング方法、および、前記絶縁膜にエッチングにより開口部を形成して導電体で埋め込み、配線層を形成する配線層の形成方法に関する。

## 【0002】

【従来の技術】近年の半導体集積回路の微細化および高集積化は3年で次世代へ進み、数mm角の半導体チップに数百万個以上の素子を集積化することが必要となってきている。上記の半導体装置の微細化および高集積化を

30 達成するために、デザインルールは前世代の7割の縮小化が行われ、例えばトランジスタのゲート電極のゲート幅やDRAMなどのキャバシタの占有面積を狭め、縮小化に伴い半導体装置の高速化も実現してきた。上記の半導体装置の微細化および高集積化に伴って、半導体装置の配線層は従来のような平面的な素子の微細化では対応しきれなくなり、配線層を2重あるいは3重以上に積み重ねる多層配線技術が不可欠となってきた。

【0003】しかしながら、一方で上記のように高集積化された半導体装置に対する素子の高機能化、動作速度の高速化に対する要求はますます高まりつつあり、例えば上記の微細化された多層配線層において、配線層間の容量の増大による信号遅延がデバイス動作の高速化を妨げる要因となり、重要な問題となっている。この問題を解決するために、従来用いられている酸化シリコン（比誘電率4、3）よりも比誘電率の低い絶縁性材料により層間絶縁膜を形成し、配線層間の容量を低減する方法が研究されている。

【0004】酸化シリコンよりも比誘電率の低い絶縁性材料としては、有機系材料と無機系材料に大別される。上記の無機系材料の代表であるSiOFは、プラズマC

VD (Chemical Vapor Deposition) 法などにより容易に成膜可能であることから実用化の近い技術として注目されている。一方、有機系材料としては、例えばポリアリールエーテルなど、比誘電率が2~3.0と低い材料が多く、次世代以降へ向けての実用化に対する期待が大きい。

【0005】上記のように、層間絶縁膜の一部に比誘電率の低い有機系材料を用い、配線層間の容量を低減した半導体装置を製造する方法としては、例えば以下のようにして行われる。まず、図8(a)に示すように、シリコン半導体基板10上に、例えばトランジスタなどの不図示の半導体素子を形成した後、半導体基板10の上層あるいは不図示の絶縁膜の上層に例えばアルミニウムを堆積させ、バターン加工して第1配線層11を形成する。次に、例えば液体のポリアリールエーテルを基板上に滴下し、基板を回転させて均一に広げ、ベーキング処理およびキュア処理を行い、ポリアリールエーテルからなる第1層間絶縁膜12を形成する。次に、第1層間絶縁膜12の上層に酸化シリコンからなる第2層間絶縁膜13を形成する。以上のようにして、第1層間絶縁膜12および第2層間絶縁膜13の積層絶縁膜である層間絶縁膜14を形成する。次に、フォトリソグラフィー工程によりコンタクトホールの開口バターンを有するレジスト膜Rを層間絶縁膜14の上層に形成する。

【0006】次に、図8(b)に示すように、例えばマグネットロンエッティング装置により、エッティングガスとして $C_4F_8/CO/Ar/O_2$ を用いてエッティングを施し、第2層間絶縁膜13を貫通して第1層間絶縁膜12を露出させるコンタクトホールCHを開口する。

【0007】次に、図9(c)に示すように、例えばE CR (Electron Cyclotron Resonance) 型のプラズマエッティング装置を用いて、有機系材料からなる絶縁膜のエッティング処理に通常用いられる酸素( $O_2$ )を用いるエッティング処理により、第1層間絶縁膜12および第2層間絶縁膜13からなる層間絶縁膜14を貫通して第1配線層11の上面を露出させるコンタクトホールCHを開口する。上記のエッティング処理において、有機系材料からなるレジスト膜Rは、エッティング除去される。さらに、第1層間絶縁膜12のコンタクトホールCHの内壁面の表層部分は、酸素( $O_2$ )を用いるエッティング処理により酸化され、ダメージ層12'が形成されることになる。

【0008】次に、図9(d)に示すように、例えば遠距離スパッタリング法などのスパッタリング法により、窒化チタン膜あるいは窒化チタンとチタンの積層膜などを成膜し、密着層15を形成する。

【0009】以降の工程としては、例えばCVD法によりコンタクトホールCH内をタンゲステンなどの導電体で埋め込んで第1配線層11に接続するプラグを形成した後、プラグに接続するようにしてその上層に第2配線層を形成する。この後の工程として、さらにその他の半

導体素子を形成することもできる。以上で、層間絶縁膜の上層および下層にそれぞれ形成された第1配線層と第2配線層とが層間絶縁膜を貫通するコンタクトホール内に埋め込まれたプラグにより接続された半導体装置を形成することができる。

【0010】

【発明が解決しようとする課題】しかしながら、上記の半導体装置の製造方法においては、第1層間絶縁膜12をエッティングしてコンタクトホールCHを開口する工程において、酸素( $O_2$ )を用いるエッティング処理により酸化され、第1層間絶縁膜12のコンタクトホールCHの内壁面の表層部分にダメージ層12'が形成されていることから、CVD法などによりコンタクトホールCH内をタンゲステンなどの導電体で埋め込む工程において、図10に示すように、ダメージ層12'からガスGが放出されてしまい、タンゲステンによるコンタクトホールCHの埋め込みを良好に行うことができずに埋め込み不良(ボイド)Vが形成されて、導電不良となる問題が発生している。

【0011】上記の問題を避けるために、有機系材料からなる絶縁膜のエッティング処理に、酸素( $O_2$ )ガスよりも反応性の低い窒素( $N_2$ )ガスを用いる方法もあるが、この場合には酸素ガスを用いる場合よりもエッティング速度が著しく低くなり、半導体装置の製造工程においてはスループットの低下という別の問題を発生させることになる。

【0012】本発明は上記の状況を鑑みてなされたものであり、従って本発明は、有機系誘電膜を含む絶縁膜を加工するときに、導電不良の原因となるダメージ層を形成することなく、スループットの低下をもたらさずに迅速にエッティング加工ができる絶縁膜のエッティング方法、および、前記絶縁膜にエッティングにより開口部を形成して導電体で埋め込み、配線層を形成する配線層の形成方法を提供することを目的とする。

【0013】

【課題を解決するための手段】上記の目的を達成するため、本発明の絶縁膜のエッティング方法は、基板に有機系誘電膜を含む絶縁膜を形成する工程と、前記絶縁膜の上層にマスク層をバターン形成する工程と、前記マスク層をエッティングマスクとして、少なくともNH基を含むイオンまたはラジカルにより、前記絶縁膜をエッティング加工する工程とを有する。

【0014】上記の本発明の絶縁膜のエッティング方法は、好適には、前記絶縁膜をエッティング加工する工程においては、少なくとも水素ガスと窒素ガスを含む混合ガス中、あるいは、アンモニアガスを含むガス中における気体放電により、NH基を含むイオンまたはラジカルを発生させてエッティング加工する。

【0015】上記の本発明の絶縁膜のエッティング方法は、好適には、前記絶縁膜をエッティング加工する工程に

においては、少なくともCN基を含む反応生成物を生成しながらエッティング加工する。

【0016】上記の本発明の絶縁膜のエッティング方法は、好適には、前記絶縁膜を形成する工程が、基板に前記有機系誘電膜を形成する工程と、前記有機系誘電膜の上層に酸化シリコン系誘電膜を形成する工程とを含み、前記絶縁膜をエッティング加工する工程においては、前記有機系誘電膜部分をエッティング加工するときに、少なくともNH基を含むイオンまたはラジカルによるエッティング加工する。

【0017】上記の本発明の絶縁膜のエッティング方法は、好適には、前記有機系誘電膜として、ポリアリールエーテル膜を形成する。

【0018】上記の本発明の絶縁膜のエッティング方法は、基板に、ポリアリールエーテル膜などの有機系誘電膜と酸化シリコン系誘電膜の積層膜など、有機系誘電膜を含む絶縁膜を形成し、絶縁膜の上層にレジスト膜などのマスク層をバターン形成する。次に、有機系誘電膜部分をエッティング加工するときに、水素ガスと窒素ガスの混合ガス中、あるいは、アンモニアガスを含むガス中における気体放電などにより発生するNH基を含むイオンまたはラジカルにより、マスク層をエッティングマスクとして、CN基を含む反応生成物などを生成しながら、絶縁膜をエッティング加工する。

【0019】上記の本発明の絶縁膜のエッティング方法によれば、ポリアリールエーテル膜などの有機系誘電膜部分をエッティングするときに、少なくともNH基を含むイオンまたはラジカルによりエッティング加工する。NH基を含むイオンまたはラジカルによるエッティングによれば、導電不良の原因となるダメージ層を形成することなく、サイドエッチを抑制し、また、高いエッティング速度を維持してスループットの低下をもたらさずに迅速に、有機系誘電膜を含む絶縁膜をエッティング加工することができる。

【0020】また、上記の目的を達成するため、本発明の配線層の形成方法は、基板に第1配線層を形成する工程と、前記第1配線層の上層に有機系誘電膜を含む絶縁膜を形成する工程と、前記絶縁膜の上層にマスク層をバターン形成する工程と、前記マスク層をエッティングマスクとして、少なくともNH基を含むイオンまたはラジカルによりエッティングして、前記絶縁膜を貫通して第1配線層に達する開口部を形成する工程と、前記第1配線層に接続するように前記開口部内を導電体で埋め込み、第2配線層を形成する工程とを有する。

【0021】上記の本発明の配線層の形成方法は、好適には、前記開口部を形成する工程においては、少なくとも水素ガスと窒素ガスを含む混合ガス中、あるいは、アンモニアガスを含むガス中における気体放電により、NH基を含むイオンまたはラジカルを発生させてエッティングする。

【0022】上記の本発明の配線層の形成方法は、好適には、前記開口部を形成する工程においては、少なくともCN基を含む反応生成物を生成しながらエッティングする。

【0023】上記の本発明の配線層の形成方法は、好適には、前記絶縁膜を形成する工程が、基板に前記有機系誘電膜を形成する工程と、前記有機系誘電膜の上層に酸化シリコン系誘電膜を形成する工程とを含み、前記開口部を形成する工程においては、前記有機系誘電膜部分をエッティングするときに、少なくともNH基を含むイオンまたはラジカルによりエッティングする。

【0024】上記の本発明の配線層の形成方法は、好適には、前記有機系誘電膜として、ポリアリールエーテル膜を形成する。

【0025】上記の本発明の配線層の形成方法は、基板に第1配線層を形成し、第1配線層の上層に、ポリアリールエーテル膜などの有機系誘電膜と酸化シリコン系誘電膜の積層膜など、有機系誘電膜を含む絶縁膜を形成し、絶縁膜の上層にレジスト膜などのマスク層をバターン形成する。次に、有機系誘電膜部分をエッティング加工するときに、水素ガスと窒素ガスの混合ガス中、あるいは、アンモニアガスを含むガス中における気体放電などにより発生するNH基を含むイオンまたはラジカルにより、マスク層をエッティングマスクとしてエッティングして、CN基を含む反応生成物などを生成しながら、絶縁膜を貫通して第1配線層に達する開口部を形成する。次に、第1配線層に接続するように開口部内を導電体で埋め込み、第2配線層を形成する。

【0026】上記の本発明の配線層の形成方法によれば、ポリアリールエーテル膜などの有機系誘電膜部分をエッティングするときに、少なくともNH基を含むイオンまたはラジカルによるエッティングする。NH基を含むイオンまたはラジカルによるエッティングによれば、導電不良の原因となるダメージ層を形成することなく、サイドエッチを抑制し、また、高いエッティング速度を維持してスループットの低下をもたらさずに迅速に、有機系誘電膜を含む絶縁膜をエッティングして開口部を形成し、導電体で埋め込んで配線層を形成することができる。

【0027】  
40 【発明の実施の形態】以下に、本発明の実施の形態について、図面を参照して説明する。

【0028】本実施形態に係る配線層の形成方法について、図面を参照して説明する。図1は、本実施形態に係る配線層の形成方法により形成した配線層の断面図である。シリコン半導体基板10の所定の領域に、例えばトランジスタなどの不図示の半導体素子が形成されており、一方で図1に示す領域では、半導体基板10の上層あるいは不図示の絶縁膜の上層に例えばアルミニウムからなる第1配線層11が形成されている。第1配線層の上層には、例えばポリアリールエーテルからなる第1層

間絶縁膜12および酸化シリコンからなる第2層間絶縁膜13の積層絶縁膜である層間絶縁膜14が形成されている。層間絶縁膜14には、第1配線層11に達するコンタクトホールCHが開口されている。コンタクトホールCHの内壁面を窒化チタン膜あるいは窒化チタンとチタンの積層膜などからなる密着層15を被覆しており、例えばタンクステンからなるプラグ16aが埋め込まれている。プラグ16aに接続して、その上層に例えばアルミニウムからなる第2配線層17が形成されている。

【0029】次に、上記の配線層の形成方法について説明する。まず、図2(a)に示すように、シリコン半導体基板10の上層に、不図示の領域において例えばトランジスタなどの不図示の半導体素子を形成した後、半導体基板10の上層あるいは不図示の絶縁膜の上層に例えばアルミニウムを堆積させ、バターン加工して第1配線層11を形成する。

【0030】次に、例えば液体のポリアリールエーテルを基板上に滴下し、基板を例えば2500~3000rpmで回転させて均一に広げ、例えば150°Cで1分、次に250°Cで1分、それぞれ窒素雰囲気下でベーリング処理を施し、さらにキュア炉に移して400°Cで1時間、窒素雰囲気下でキュア処理を行い、第1配線層11を被覆して全面にポリアリールエーテルからなる第1層間絶縁膜12を500nmの膜厚で形成する。

【0031】次に、第1層間絶縁膜12の上層に例えばプラズマCVD(Chemical Vapor Deposition)法により酸化シリコンからなる第2層間絶縁膜13を600nmの膜厚で形成する。プラズマCVD処理の条件としては、例えば(RFパワー(13.56MHz):0.5kW、圧力:5Torr、原料ガスおよび流量:SiH<sub>4</sub>/N<sub>2</sub>=100/400sccm)とする。以上のようにして、第1層間絶縁膜12および第2層間絶縁膜13の積層絶縁膜である層間絶縁膜14を形成する。

【0032】次に、フォトリソグラフィー工程によりコンタクトホールの開口バターンを有するエッチングマスクとなるレジスト膜Rを850nmの膜厚で層間絶縁膜14の上層に形成する。

【0033】次に、図2(b)に示すように、マグネットロンエッチング装置により、例えば(基板設置電極温度:20°C、電源パワー:1600W、圧力:5.3Pa、エッチングガスおよび流量:Cl<sub>2</sub>F<sub>6</sub>/CO<sub>2</sub>/Ar/O<sub>2</sub>=14/250/100/2sccm)の条件にてエッチング処理を施して、第2層間絶縁膜21を貫通して第1層間絶縁膜20を露出させる開口部を開口する。

【0034】次に、図3(c)に示すように、ECR(Electron Cyclotron Resonance)型のプラズマエッチング装置により、例えば(基板設置電極温度:20°C、μ波パワー(2.45GHz):2000W、圧力:0.8Pa、RFパワー:300W、エッチングガスおよび流量:NH<sub>3</sub>=100sccm)の条件にてエッチング処理を

施して、第1層間絶縁膜20および第2層間絶縁膜21からなる絶縁膜を貫通して第1配線層30の上面を露出させるコンタクトホール(開口部)CHを開口する。上記のエッチング処理において、有機系材料からなるレジスト膜Rは、エッチング除去される。上記のエッチング処理においては、アンモニアガスを含むガス中における気体放電により、NH基を含むイオンまたはラジカルを発生させ、これをエッチャントとして基板に作用させ、エッチング処理する。エッチングガスとしては、例えば水素と窒素の混合ガス(流量H<sub>2</sub>+N<sub>2</sub>=100sccm(例えばH<sub>2</sub>/N<sub>2</sub>=75/25sccm))を用いる条件とし、上記と同様に水素と窒素の混合ガスを含むガス中における気体放電により、NH基を含むイオンまたはラジカルを発生させ、これをエッチャントとして基板に作用させ、エッチング処理することも可能である。上記のエッチング処理においては、例えばCN基を含む反応生成物を生成しながらエッチングを行う。

【0035】次に、図4(d)に示すように、例えばスパッタリング法(遠距離スパッタリング法あるいはイオン化スパッタリング法)により、コンタクトホールCHの内壁面を被覆して窒化チタン膜あるいは窒化チタンとチタンの積層膜などを成膜し、密着層15を形成する。

【0036】次に、図4(e)に示すように、例えばCVD法によりコンタクトホールH内をタンクステンで埋め込み、プラグ用層16を形成する。ここで、タンクステンのCVD処理における原料ガスおよび流量としては、例えば、核形成段階ではWF<sub>6</sub>/H<sub>2</sub>/SiH<sub>4</sub>/Ar=30/1000/10/2500sccm、埋め込み段階ではWF<sub>6</sub>/H<sub>2</sub>/Ar=75/500/2500sccmとする。プラグ用層の材料としては、例えば抵抗の低い金属材料である銅を用いることも可能である。この場合には、密着層として、窒化タンタルを用いることが好ましい。

【0037】次に、図4(f)に示すように、RIEなどのエッチングによるエッチバッカ、あるいはCMP(Chemical Mechanical Polishing)処理などにより、コンタクトホールCHの外部のプラグ用層16および密着層15を除去して、コンタクトホールCH内に埋め込まれたプラグ16aとする。

【0038】以降の工程としては、例えばアルミニウムなどによりプラグ16aに接続して第2配線層17をバターン形成する。以上で、図1に示すように、コンタクトホールCH内に埋め込まれたプラグ16aにより、第1配線層11および第2配線層17が接続された配線層を形成することができる。

【0039】上記の本実施形態の配線層の形成方法によれば、ポリアリールエーテル膜などの有機系誘電膜部分をエッチングするときに、少なくともNH基を含むイオンまたはラジカルによるエッチング処理を用いてエッチング加工する。NH基を含むイオンまたはラジカルによるエッチングによれば、導電不良の原因となるダメージ

層を形成することなく、サイドエッチを抑制し、また、450 nm/分程度の高いエッティング速度を維持して、スループットの低下をもたらさずに迅速に、有機系誘電膜を含む絶縁膜を異方性エッティング加工することができ、このエッティング処理により絶縁膜に開口部を形成して、導電体で埋め込み、配線層を形成することができる。

【0040】(実施例1) 上記の実施形態において、ポリアリールエーテルからなる第2層間絶縁膜をエッティング加工するときのエッティング処理として、(a)  $N_2=100$  sccm、(b)  $N_2/H_2=50/50$  sccm、(c)  $H_2=100$  sccmとしたときのエッティングガスから発光される光を分光して得た発光スペクトルを測定した。結果を図5に示す。図5に示すように、 $N_2/H_2$  混合ガスでエッティングを行っている場合には、 $N_2$  ガスあるいは $H_2$  ガスを用いた場合には見られない NH のピークが観測された。また、CN のピークについては $N_2/H_2$  混合ガスの場合は $N_2$  ガスあるいは $H_2$  ガスの場合よりも強くピークが観測された。

【0041】(実施例2) 上記の実施形態において、ポリアリールエーテルからなる第2層間絶縁膜をエッティング加工するときのエッティング処理として、 $N_2/H_2=100/0 \sim 50/50 \sim 0/100$  sccm とエッティングガス流量比を変化させたときの相対エッティング速度 ( $N_2/H_2=100/0$  sccm のときのエッティング速度を1とする) と、各流量比における (CN, NH,  $N_2$ , CH, H) の各発光成分の発光スペクトル強度比を測定した。結果を図6に示す。図6に示すように、エッティング速度と CN と NH の発光スペクトル強度比はほぼ同じ挙動を示すことがわかった。

【0042】上記の実施例1および実施例2の実験から、ポリアリールエーテルからなる第2層間絶縁膜をエッティング加工するときに、NH 基を含むイオンあるいはラジカルがエッチャントとして作用し、その反応生成物として CN を含む化合物が生成されていることが確認された。

【0043】(実施例3) 上記の実施形態において、ポリアリールエーテルからなる第2層間絶縁膜をエッティング加工するときのエッティングガスとして、(a)  $N_2$ 、(b)  $N_2/H_2$  を用いた場合のエッティング中のマススペクトルを測定した。結果を図7に示す。図7に示すように、 $N_2/H_2$  ガスを用いたエッティングにおいては、NH<sub>x</sub> イオンおよびラジカルが生成されており、これがエッチャントとして寄与し、反応生成物として CN あるいは CN を含む分子が生成されていることが確認された。

【0044】本発明は、絶縁膜のエッティング方法や配線層の形成方法を含む半導体装置の製造方法などに適用可能であり、半導体装置としては、DRAMなどのMOSトランジスタの半導体装置や、バイポーラ系の半導体装置、あるいはA/Dコンバータなど、絶縁膜のエッティング方法や配線層の形成方法を含む方法により形成されるものであれば何にでも適用可能であり、限定はない。

【0045】本発明は、上記の実施の形態に限定されない。例えば、有機系誘電膜を含む絶縁膜をエッティングしてコンタクトホールを開口するほかに、溝配線を形成するためのダマシンプロセス、あるいは、溝配線とコンタクトホールを同時に開口するデュアルダマシンプロセスなどのエッティング加工に適用することも可能である。また、第1層間絶縁膜および第2層間絶縁膜は、それぞれ多層構成とすることができます。第1および第2配線層、プラグなどの配線層は、それぞれ単層構成あるいは多層構成とすることが可能である。半導体基板上には、トランジスタやキャバシタなどの種々の半導体素子を形成することができる。その他、本発明の要旨を逸脱しない範囲で種々の変更を行うことができる。

【0046】

【発明の効果】本発明によれば、ポリアリールエーテル膜などの有機系誘電膜部分をエッティングするときに、少なくとも NH 基を含むイオンまたはラジカルによりエッティングして、導電不良の原因となるダメージ層を形成することなく、サイドエッチを抑制し、また、高いエッティング速度を維持してスループットの低下をもたらさずに迅速に、エッティングすることができる。また、このエッティング処理により有機系誘電膜を含む絶縁膜に開口部を形成し、導電体で埋め込んで配線層を形成することができる。

【図面の簡単な説明】

【図1】図1は本実施形態に係る配線層の形成方法により形成した配線層の断面図である。

【図2】図2は本実施形態に係る配線層の形成方法の形成工程を示す断面図であり、(a) はレジスト膜の形成工程まで、(b) は第1層間絶縁膜のエッティング工程までを示す。

【図3】図3は図2の続きの工程を示し、(c) は第2層間絶縁膜のエッティング工程まで、(d) は密着層の形成工程までを示す。

【図4】図4は図3の続きの工程を示し、(e) はプラグ用層の形成工程まで、(f) はコンタクトホールの外部のプラグ用層および密着層の除去工程までを示す。

【図5】図5は実施例1において測定した発光スペクトルを示す図であり、(a)  $N_2=100$  sccm、(b)  $N_2/H_2=50/50$  sccm、(c)  $H_2=100$  sccmとしたときの発光スペクトルである。

【図6】図6は実施例2において測定したエッティングガス流量比を変化させたときの相対エッティング速度と、各流量比における (CN, NH,  $N_2$ , CH, H) の各発光成分の発光スペクトル強度比を示す図である。

【図7】図7は実施例3において測定したマススペクトルを示す図であり、(a)  $N_2$ 、(b)  $N_2/H_2$  を用いた場合のエッティング中のマススペクトルである。

【図8】図8は従来例に係る配線層の形成方法の形成工程を示す断面図であり、(a) はレジスト膜の形成工程

まで、(b)は第1層間絶縁膜のエッチング工程までを示す。

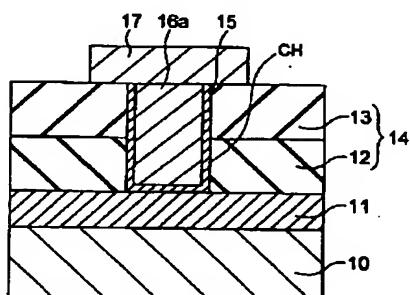
【図9】図9は図8の続きの工程を示し、(c)は第2層間絶縁膜のエッチング工程まで、(d)は密着層の形成工程までを示す。

【図10】図10は図9の続きの工程であるプラグ用層の形成工程における問題点を示す断面図である。\*

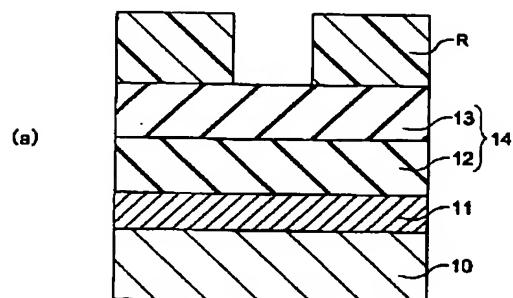
## \*【符号の説明】

10…半導体基板、11…第1配線層、12…第1層間絶縁膜、12'…ダメージ層、13…第2層間絶縁膜、14…層間絶縁膜、15…密着層、16…プラグ用層、16a…プラグ、17…第2配線層、R…レジスト膜、CH…コンタクトホール、G…ガス、V…ボイド(埋め込み不良)。

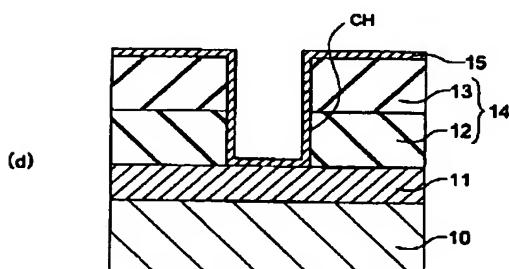
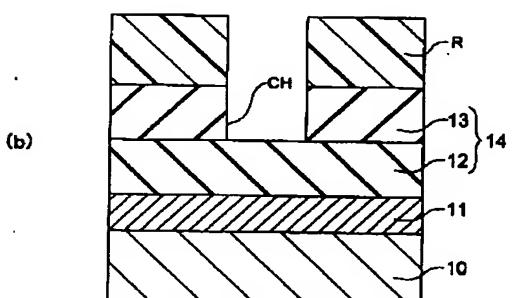
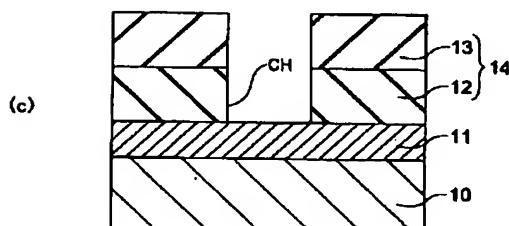
【図1】



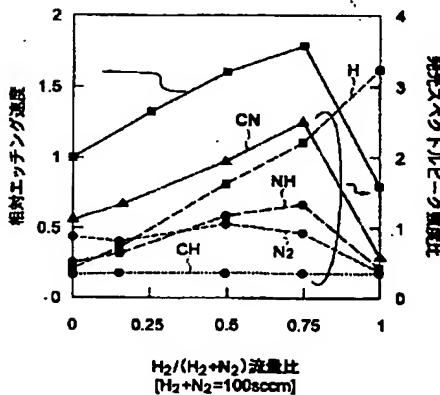
【図2】



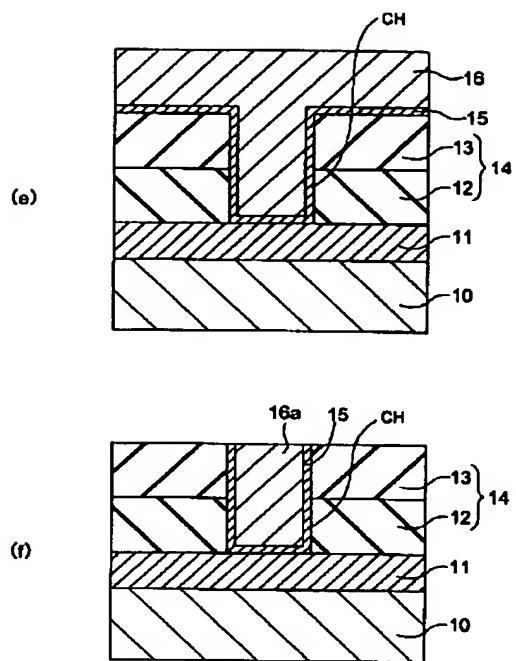
【図3】



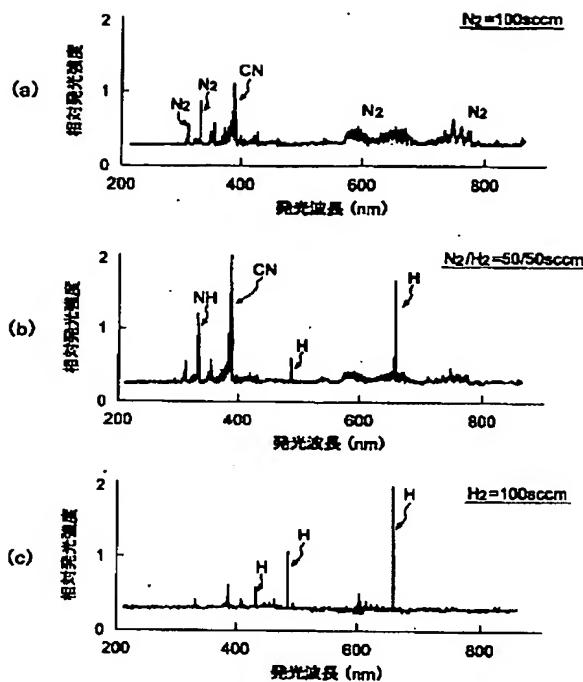
【図6】



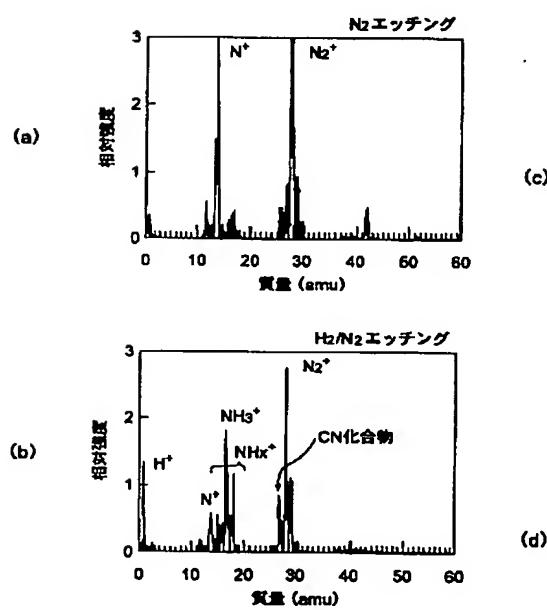
【図4】



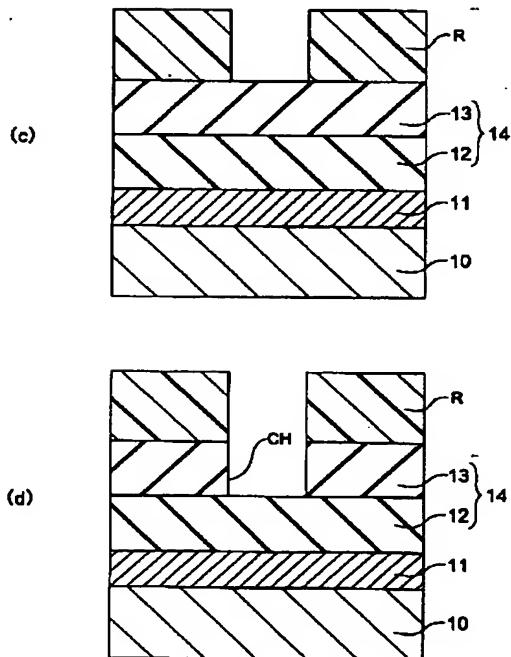
【図5】



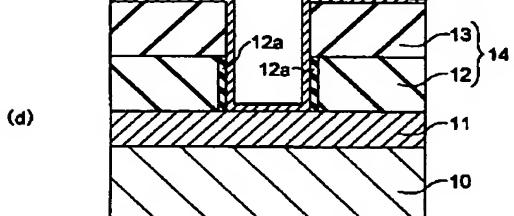
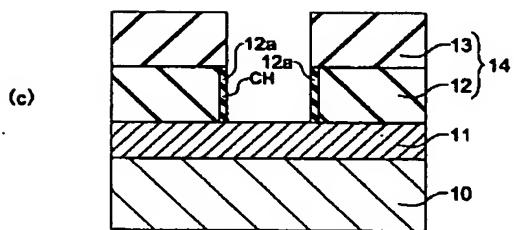
【図7】



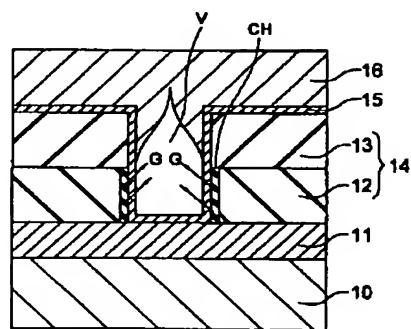
【図8】



【図9】



【図10】



フロントページの続き

F ターム(参考) 4M104 AA01 BB02 CC01  
 5F004 AA11 AA16 BA08 BA14 BB13  
 BB14 CA06 DA00 DA23 DA24  
 DA25 DA26 DB09 DB23 EA26  
 EA27 EB01 EB02 EB03 FA01  
 5F033 HH08 JJ19 JJ33 KK08 MM01  
 MM02 NN06 NN07 PP04 PP06  
 PP15 QQ08 QQ09 QQ10 QQ12  
 QQ13 QQ15 QQ21 QQ31 QQ37  
 QQ48 RR04 RR21 SS02 SS15  
 SS22 TT04 TT07 XX03 XX34

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**  
As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.